



電子回路設計エンジニア様向け

電源回路設計セミナー

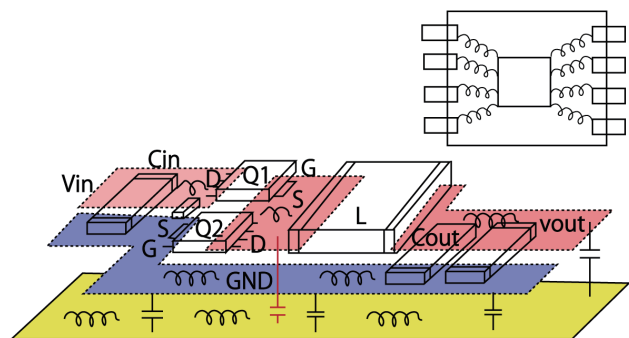
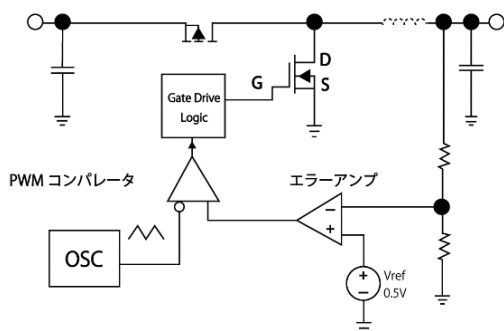
初級コースでは、電源回路設計の際に必要な電源 IC の使いこなし方の基本と、電源回路をより理解できるようになるコツをご紹介します。中級コースでは、電源設計時に考慮すべきノイズ、レイアウト、熱設計といったポイントを取り上げて解説していきます。講師は日本テキサス・インスツルメンツの認定 FAE による経験に裏打ちされた現場感を織り交ぜながら実施いたします。下記内容から **ご興味のある内容** をご選定して頂いた形でセミナーを行ないます。是非お気軽に東京エレクトロン デバイス担当営業までご相談ください。

初級コース

1. 電源設計の流れ
2. リニア・レギュレータの原理
3. DC/DCコンバータの原理
4. インダクタとコンデンサ
5. FETを内蔵した同期整流方式
6. 知っておきたい電源設計上の注意点

中級コース

1. 負帰還制御におけるLC出力フィルタと位相補償
2. 低電圧大電流高速応答に対応したLC出力フィルタの設計
3. DCDCコンバータのノイズ発生原理
4. レイアウトとノイズ対策方法
5. 電源用基板の熱設計



- ・初級・中級ともに 4 時間程度となります
- ・4 時間も時間が取れない方はお好みのセッションを抜粋して短時間開催
- ・1 日じっくりセミナー開催 (1 セッションの時間を長めにとって詳細説明)
- ・その他、Webench や FPGA 向け電源選定などご希望の内容を追加可能です

セミナー詳細は次項をご確認ください ▶

初級 基本原理から設計導入まで

1 電源設計の流れ

近年、プロセッサなど回路に要求される電源のチャンネル数は増加し、低電圧大電流化が進んでいます。本章では IC の電源要求の変異と POL (Point of Load) 電源の利点および POL 電源用に特化していく電源 IC について解説します。

2 リニア・レギュレータの原理

リニア・レギュレータについて、改めて動作原理から効率と発熱の話を含めて説明します。また、様々な種類の低ドロップアウト型のリニア・レギュレータの特徴を使用上の注意を含めて解説します。

3 DC/DC コンバータの原理

インダクタの働きを中心に DC/DC コンバータはどの様に電圧変換が行なわれるかなどの原理を各電流との関係や入出力コンデンサの働きと合わせて説明します。また、PFM 動作や低電圧大電流でも高効率な同期整流方式についても解説します。

4 インダクタとコンデンサ

DC/DC コンバータで使用する主な周辺部品としてインダクタとコンデンサがあります。インダクタの種類と選択方法、その特性が電源に与える影響およびコンデンサの種類と特性、特にセラミックコンデンサを主に取り上げその特性が電源に与える影響を解説します。

5 FET を内蔵した同期整流方式のスイッチング・レギュレータ

IC を選択するときの選択方法と専用の設計ツールを使用した設計の容易さを紹介し、基板設計時に注意するポイントを説明します。

6 知っておきたい電源設計上の注意点

電源回路はアナログ回路であり、回路図通りに部品を配線しても動作しないなどのトラブルが発生することも多々あります。実際にあったトラブルを元にやってはいけない実例を紹介します。

中級 回路設計の応用

1 負帰還制御における LC 出力フィルタと位相補償

DC/DC コンバータで一般的な負帰還制御に必要な位相補償と出力 LC フィルタの関係を電圧モードの帰還と電流モードの帰還方式と Type1 から Type3 の位相補償方式と安定性の簡易的検証方法を解説します。さらに内部位相補償を持った DC/DC コンバータで使用するインダクタとコンデンサを選択する時の注意点を説明します。

2 低電圧大電流に対応した LC 出力フィルタの設計

電源の負荷は年々、低電圧、大電流、高速負荷変動となっており、高速負荷変動に対する過渡的な状態での電圧変動と回復応答特性も電源の能力として重要となってきています。静的な部分の電圧精度の考え方と高速負荷変動に対する過渡的な電圧変動を最小とするためのインダクタと出力コンデンサの役割と DC/DC コンバータの制御特性と制御能力について解説します。

3 DC/DC コンバータのノイズ発生原理

インダクタの働きを中心に DC/DC コンバータはどの様に電圧変換が行なわれるかなどの原理を各電流との関係や入出力コンデンサの働きと合わせて説明します。また、PFM 動作や低電圧大電流でも高効率な同期整流方式についても解説します。

4 レイアウトとノイズ対策方法

フィルタを使用した高周波ノイズの対策方法とフィルタにより発生する問題点、スナバーやゲート抵抗による従来方式のノイズ対策と設計時の注意点、高周波ノイズの発生自体を元から断つための部品の選択、部品のレイアウトと基板のアートワーク方法を解説します。

5 電源用基板の熱設計

電源 IC の小型化によりパッケージからの放熱が出来なくなり、基板をヒートシンクとして利用するケースが増えています。優れたヒートシンクとして基板を設計するために必要な放熱の基礎や熱パラメータの使用方法について解説します。

その他

WEBENCH® Power Designer の使い方

WEBENCH® 設計支援ツールでは、電源設計 / シグナル・チェーンとクロックの設計およびシミュレーションに関する情報を得ることができます。その中で電源に特化したツールを『WEBENCH® Power Designer』として取り扱われています。

新しい製品の多くは、情報登録されています。シミュレーション結果を社内および社外の関係者と共有することも出来ますので、活躍の場は多いです。

WEBENCH® Power Designer の導入から使用方法について、実践を交えてお教え致します。

TPS54308

4.5V to 28V Input, 3A Output, Synchronous 350kHz FCCM Step-Down Converter

Efficiency: 86.65% BOM Count: 9 BOM Area: 233 mm²

Topology: Buck Frequency: 340 kHz

IC Cost: \$0.60 | 1ku BOM Cost: \$2.74 | 1ku

CUSTOMIZE SIMULATE EXPORT

LMR33630A-SOIC

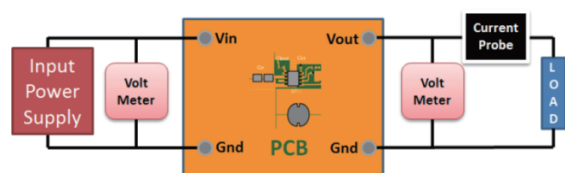
SIMPLE SWITCHER® 3.8V to 36V, 3A Synchronous Buck Converter With Ultra-Low EMI

Efficiency: 85.77% BOM Count: 11

BOM Area: 200 mm² Topology: Buck

Frequency: 407.86 kHz IC Cost: \$1.62 | 1ku

BOM Cost: \$3.27 | 1ku



Operating Values

#	Name	Value	Category	Description
1.	Cin IRMS	1.028 A	Current	Input capacitor RMS ripple current
2.	Cout IRMS	362.953 mA	Current	Output capacitor RMS ripple current
3.	Iin Avg	425.03 mA	Current	Average input current
4.	L Ipp	1.254 A	Current	Peak-to-peak inductor ripple current
5.	BOM Count	10	General	Total Design BOM count
6.	FootPrint	193.0 mm ²	General	Total Foot Print Area of BOM components
7.	Frequency	400.0 kHz	General	Switching frequency
8.	Mode	CCM	General	Conduction Mode
9.	Pout	9.9 W	General	Total output power
10.	Total BOM	33.65	General	Total BOM Cost
11.	Cross Freq	13.739 kHz	Op Point	Bode plot crossover frequency
12.	Duty Cycle	13.325 %	Op Point	Duty cycle
13.	Efficiency	83.187 %	Op Point	Steady state efficiency
14.	Gain Marg	-27.291 dB	Op Point	Bode Plot Gain Margin
15.	IC TJ	65.951 degC	Op Point	IC junction temperature
16.	ICThetaJA Effective	20.5 degC/W	Op Point	Effective IC Junction-to-Ambient Thermal Resistance
17.	IOUT_OP	3.0 A	Op Point	Iout operating point
18.	Low Freq Gain	69.776 dB	Op Point	Gain at 1Hz
19.	Phase Marg	81.216 deg	Op Point	Bode Plot Phase Margin

